

EV850817289

EV550720715

3/3/1

DIALOG(R)File 351:Derwent WPI
(c) 2005 Thomson Derwent. All rts. reserv.

008890023 **Image available**

WPI Acc No: 1992-017292/ 199203

XRPX Acc No: N92-013110

**Data card without contacts - contains battery and interruptable clock
circuit supplying signal to CPU**

Patent Assignee: MITSUBISHI DENKI KK (MITQ)

Inventor: MATSUBARA T

Number of Countries: 003 Number of Patents: 004

Patent Family:

Patent No	Kind	Date	Applicat No	Kind	Date	Week
DE 4120265	A	19920109	DE 4120265	A	19910619	199203 B
FR 2663764	A	19911227				199211
US 5274221	A	19931228	US 91643290	A	19910122	199401
			US 9322882	A	19930216	
DE 4120265	C2	19960725	DE 4120265	A	19910619	199634

Priority Applications (No Type Date): JP 90162806 A 19900622

Patent Details:

Patent No	Kind	Lan	Pg	Main IPC	Filing Notes
US 5274221	A		9	G06K-007/08	Cont of application US 91643290
<u>DE 4120265</u>	C2		9	G06K-019/07	

? t 3/5/1

3/5/1

DIALOG(R)File 351:Derwent WPI
(c) 2005 Thomson Derwent. All rts. reserv.

008890023 **Image available**

WPI Acc No: 1992-017292/ 199203

XRPX Acc No: N92-013110

**Data card without contacts - contains battery and interruptable clock
circuit supplying signal to CPU**

Patent Assignee: MITSUBISHI DENKI KK (MITQ)

Inventor: MATSUBARA T

Number of Countries: 003 Number of Patents: 004

Patent Family:

Patent No	Kind	Date	Applicat No	Kind	Date	Week
DE 4120265	A	19920109	DE 4120265	A	19910619	199203 B
FR 2663764	A	19911227				199211
US 5274221	A	19931228	US 91643290	A	19910122	199401
			US 9322882	A	19930216	
DE 4120265	C2	19960725	DE 4120265	A	19910619	199634

Priority Applications (No Type Date): JP 90162806 A 19900622

Patent Details:

Patent No	Kind	Lan	Pg	Main IPC	Filing Notes
US 5274221	A		9	G06K-007/08	Cont of application US 91643290
DE 4120265	C2		9	G06K-019/07	

Abstract (Basic): DE 4120265 A

A data card has a CPU (11) connected to a bus (18). Also connected to the bus are ROM, RAM and I/O units (12, 13, 15). The I/O unit connects to a modem (16) coupled to an antenna (17).

The CPU operates with dock signals from a generator (19) and this can be interrupted (20) by signals generated externally. When this takes place the power drain on the on-board battery (14) is

considerably reduced. the clock circuit is based upon a resonator.

ADVANTAGE - Clock interruption extends life of battery. (9pp
Dwg.No1/6)

Title Terms: DATA; CARD; CONTACT; CONTAIN; BATTERY; INTERRUPT; CLOCK;
CIRCUIT; SUPPLY; SIGNAL; CPU

Derwent Class: T01; T04

International Patent Class (Main): G06K-007/08; G06K-019/07

International Patent Class (Additional): G06F-001/32; G06F-015/21;
G06K-007/01; G06K-019/06

Die Erfindung betrifft eine Karte ohne Anschlußkontakte, insbesondere eine Karte ohne Anschlußkontakte, die eine Batterie als Stromversorgung enthält.

Der Aufbau einer herkömmlichen Karte ohne Anschlußkontakte ist in Fig. 6 dargestellt. Eine Zentraleinheit oder CPU 1 zur Verarbeitung von Daten und zur Steuerung des Betriebes der Karte ist über einen Bus 8 an einen ROM 2 und einen RAM 3 angeschlossen. Der ROM 2 ist vorgesehen, um Programme zu speichern, während der RAM 3 vorgesehen ist, um Daten zu speichern. Der Bus 8 ist mit einer Eingabe/Ausgabe-Steuerschaltung 5 verbunden, um die Eingabe von Daten von und die Ausgabe von Daten zu einer externen Vorrichtung zu steuern, die in der Zeichnung nicht dargestellt ist. Die Eingabe/Ausgabe-Steuerschaltung 5 ist über eine Modulations/Demodulations-Schaltung 6 an eine Antenne 7 angeschlossen. Die Karte enthält weiterhin eine eingebaute Batterie 4, um den vorstehend genannten elektrischen Schaltungen und Komponenten elektrische Energie zuzuführen.

Wenn mit einer solchen Karte ein Signal einzugeben ist, das in Form einer elektromagnetischen Welle vorliegt, wird es von einer externen Vorrichtung mit der Antenne 7 empfangen, und das Signal wird mit der Modulations/Demodulations-Schaltung 6 digitalisiert. Anschließend wird das Signal der CPU 1 über die Eingabe/Ausgabe-Steuerschaltung 5 zugeführt. Die CPU 1 verarbeitet das Eingangssignal in Abhängigkeit von den in dem ROM 2 gespeicherten Programmen und speichert die entsprechenden Daten, falls erforderlich, in dem RAM 3.

Daten, die in Abhängigkeit von der Anforderung einer externen Vorrichtung auszugeben sind, beispielsweise die Resultate einer Verarbeitung, werden über die Eingabe/Ausgabe-Steuerschaltung 5 der Modulations/Demodulations-Schaltung 6 zugeführt, in der die Daten in analoge Äquivalente umgewandelt werden. Dann werden die Daten als elektromagnetische Wellen über die Antenne 7 zu der externen Vorrichtung ausgesendet.

Damit die Karte ein Signal von einer externen Vorrichtung empfangen und das Eingangssignal verarbeiten kann, muß jede der in die Karte eingebauten elektrischen Schaltungen stets mit elektrischem Strom von der Batterie 4 versorgt werden, damit die Karte in Bereitschaft und in der Lage ist, Signale zu empfangen. Da jedoch die Batterie 4 während der Herstellung der Karte in die Karte eingebaut wird, beginnt der Stromfluß von elektrischem Strom aus der Batterie 4 schon vor dem Versand der Karte. Somit wird die von der Batterie 4 gelieferte Energie rasch verbraucht.

Wegen der Gestalt der Karte, die üblicherweise flach ausgebildet ist, muß die eingebaute Batterie 4 sehr dünn sein. Aus diesem Grunde ist es nicht möglich, eine Batterie einzubauen, die eine große Stromkapazität besitzt. Da weiterhin der Außenumfang der Karte normalerweise von einer Außenabdeckung aus Kunststoff oder dergleichen eingeschlossen ist, ist es nicht möglich, die Batterie 4 durch eine neue Batterie zu ersetzen.

Infolgedessen tritt bei einer herkömmlichen Karte das Problem auf, daß die Lebensdauer der Batterie 4, wenn sie in Umlauf bzw. auf den Markt gebracht worden ist, sehr kurz ist, so daß auch der Zeitraum kurz ist, in welchem die Karte verwendbar ist. Ein anderes Problem besteht darin, daß die Lebensdauer der Batterie von Karten, die auf den Markt bzw. in Verkehr gebracht worden sind, von der Länge der Zeitdauer abhängen, die

von dem Einbau der Batterie 4 in die Karte bis zum Versand der Karte verstreicht.

Aufgabe der Erfindung ist es daher, eine Karte ohne Anschlußkontakte anzugeben, die eine möglichst lange Lebensdauer besitzt, wenn sie auf den Markt bzw. in Verkehr gebracht worden ist.

Diese Aufgabe wird gemäß der Erfindung in zufriedenstellender Weise gelöst. Gemäß der Erfindung wird eine Karte ohne Anschlußkontakte angegeben, die folgendes aufweist: Datenübertragungs- und Datenempfangseinrichtungen zum Aussenden und Empfangen von Daten in kontaktfreier Weise; eine Datenverarbeitungseinrichtung zur Verarbeitung von Daten, welche an die Datenübertragungs- und Datenempfangseinrichtungen angeschlossen ist; eine Takterzeugungseinrichtung zur Erzeugung eines Taktsignals und zum Anlegen des Taktsignals an die Datenverarbeitungseinrichtung; eine Batterie zur Zuführung von elektrischer Energie zu den Datenübertragungs- und Datenempfangseinrichtungen, der Datenverarbeitungseinrichtung sowie der Takterzeugungseinrichtung; und eine Taktunterbrechungseinrichtung, um die Erzeugung des Taktsignals durch die Takterzeugungseinrichtung zu unterbrechen, wenn ein Taktunterbrechungssignal von außen in die Karte eingegeben wird.

Gemäß der Erfindung ist vorgesehen, daß die Taktunterbrechungseinrichtung in Abhängigkeit von einem von einer externen Schaltung eingegebenen Taktunterbrechungssignal den Betrieb der Takterzeugungseinrichtung unterbricht, so daß auf diese Weise der Verbrauch von Energie unterbunden wird, die von der Batterie sonst geliefert wird.

Die Erfindung wird nachstehend, auch hinsichtlich weiterer Merkmale und Vorteile, anhand der Beschreibung von Ausführungsbeispielen und unter Bezugnahme auf die beiliegenden Zeichnungen näher erläutert. Die Zeichnungen zeigen in

Fig. 1 ein Blockschaltbild zur Erläuterung des Aufbaus einer Karte ohne Anschlußkontakte gemäß einer Ausführungsform der Erfindung;

Fig. 2 ein Blockschaltbild zur Erläuterung des internen Aufbaus einer Takterzeugungsschaltung und einer Taktunterbrechungsschaltung der Karte;

Fig. 3 bis 5 schematische Darstellungen zur Erläuterung von verschiedenen Arten der Eingabe eines Taktunterbrechungssignals; und in

Fig. 6 ein Blockschaltbild zur Erläuterung des Aufbaus einer herkömmlichen Karte ohne Anschlußkontakte.

Im folgenden wird zunächst auf Fig. 1 Bezug genommen. Eine Karte 10 ohne Anschlußkontakte gemäß einer ersten Ausführungsform der Erfindung hat eine Zentraleinheit oder CPU 11, an die ein Bus 18 angeschlossen ist. Der Bus 18 ist weiterhin verbunden mit einem ROM 12 zur Speicherung von Programmen, mit denen der Betrieb der CPU 11 gesteuert wird; einem RAM 13 zum Speichern von Daten; und einer Eingabe/Ausgabe-Steuerschaltung 15 zur Steuerung der Eingabe von Daten von und zur Ausgabe von Daten zu einer nicht dargestellten externen Vorrichtung. Die Eingabe/Ausgabe-Steuerschaltung 15 ist an eine Modulations/Demodulations-Schaltung 16 angeschlossen, die ihrerseits mit einer Antenne 17 verbunden ist.

Die CPU 11 ist an eine Takterzeugungsschaltung 19 angeschlossen, um der CPU 11 ein Taktsignal zuzuführen; die Takterzeugungsschaltung 19 ist mit einer Taktunterbrechungsschaltung 20 verbunden, um in Abhängigkeit von einem Taktunterbrechungssignal von einer

externen Schaltung außerhalb der Karte 10 den Betrieb der Takterzeugungsschaltung 19 zu stoppen bzw. zu unterbrechen. Die Karte 10 enthält ferner eine eingebaute Batterie 14, um den elektrischen Schaltungen und Komponenten innerhalb der Karte 10 elektrische Energie zuzuführen.

Die Modulations/Demodulations-Schaltung 16 und die Antenne 17 bilden Datenübertragungs- und Datenempfangseinrichtungen; die CPU 11 bildet eine Datenverarbeitungseinrichtung; die Takterzeugungsschaltung 19 bildet eine Taktgenerator- oder Takterzeugungseinrichtung; und die Taktunterbrechungsschaltung 20 bildet eine Taktunterbrechungseinrichtung.

Fig. 2 zeigt den inneren Aufbau der Takterzeugungsschaltung 19 und der Taktunterbrechungsschaltung 20. Der Ausgang Q eines ersten Flip-Flops 21 ist über ein erstes AND-Glied 22, ein erstes NAND-Glied 23 und Frequenzteiler 24 und 25 mit einem Teilverhältnis von 1/2 an ein zweites NAND-Glied 26 angeschlossen. Das NAND-Glied 26 ist mit der CPU 11 verbunden.

Der Ausgang des Frequenzteilers 24 mit dem Teilverhältnis 1/2 ist außerdem über einen Frequenzteiler 27 mit einem Teilverhältnis von 1/8, ein zweites AND-Glied 28, einen vorgeschalteten Frequenzteiler 29 und ein Zeitglied 30 an den Setzeingang S eines zweiten Flip-Flops 31 angeschlossen. Der Ausgang Q des zweiten Flip-Flops ist über ein drittes AND-Glied 32 mit dem zweiten NAND-Glied 26 verbunden. Das erste NAND-Glied 23 ist an einen Resonator 33 angeschlossen. Das erste NAND-Glied 23 und der Resonator 33 bilden eine Resonanzschaltung 34.

Als nächstes wird der Betrieb dieser Ausführungsform der Karte näher erläutert. Bei dem Verfahren zur Herstellung der Karte werden die einzelnen Schaltungen, die in Fig. 1 dargestellt sind, der Karte 10 hergestellt, und die Batterie 14 wird auf der Karte 10 montiert. Danach werden Produkttests durchgeführt, falls dies erforderlich ist.

Vor den Tests wird hinsichtlich der Konstruktion gemäß Fig. 2 ein Rücksetzsignal an den Setzeingang S des ersten Flip-Flops 21 und den Rücksetzeingang R des zweiten Flip-Flops 31 angelegt. Ferner wird ein Taktunterbrechungssignal mit hohem Pegel "H" an jedes der ersten und dritten AND-Glieder 22 und 32 angelegt. Das erste Flip-Flop 21, dessen Setzeingang S ein Rücksetzsignal erhalten hat, liefert an seinem Ausgang Q ein Oszillations-Freigabesignal mit hohem Pegel "H" an das erste NAND-Glied 23 über das erste AND-Glied 22. Dieses Ausgangssignal startet eine Oszillation der Resonanzschaltung 34.

Das Ausgangssignal der Resonanzschaltung 34 hat eine Frequenz, die von den beiden Frequenzteilern 24 und 25 mit dem Teilverhältnis 1/2 auf 1/4 reduziert ist und wird dann als internes Taktsignal von dem zweiten NAND-Glied 26 abgegeben. Damit eine Verzögerung erreicht wird, bis die Oszillationswellenform sich stabilisiert hat, arbeiten der Frequenzteiler 27 mit dem Teilverhältnis 1/8, der vorgeschaltete Frequenzteiler 29, die Zeitsteuerung bzw. das Zeitglied 30 und das zweite Flip-Flop 31 in der Weise miteinander zusammen, daß ein internes Taktsignal abgegeben wird, nachdem eine vorgegebene Zeitspanne seit dem Start einer Oszillation der Resonanzschaltung 34 verstrichen ist, bis ein Überlauf des Zeitgliedes 30 (Zähler) erfolgt.

Das auf diese Weise erzeugte interne Taktsignal macht die CPU 11 betriebsfähig. In diesem Zustand werden Produkttests durchgeführt, um zu prüfen, ob die Karte 10 ohne Anschlußkontakte normal arbeitet oder

nicht.

Wenn die Produkttests beendet worden sind, wird ein Taktunterbrechungssignal mit niedrigem Pegel "L" eingegeben, und zwar sowohl an das erste AND-Glied 22 als auch das dritte AND-Glied 32. Dieses Eingangssignal sorgt dafür, daß das AND-Glied 22 verhindert, daß das Oszillations-Freigabesignal von dem ersten Flip-Flop 21 an das erste NAND-Glied 23 gegeben wird. Dementsprechend wird die Oszillation der Resonanzschaltung 34 unterbrochen bzw. angehalten.

Das Anlegen des Taktunterbrechungssignals mit niedrigem Pegel "L" an das dritte AND-Glied 32 sorgt dafür, daß dieses AND-Glied 32 verhindert, daß das Ausgangssignal von dem zweiten Flip-Flop 31 an das zweite NAND-Glied 26 angelegt wird. Somit wird die Erzeugung des internen Taktsignals von dem NAND-Glied 26 angehalten bzw. unterbrochen. Infolgedessen wird der Betrieb der CPU 11 unterbrochen und infolgedessen wird auch die gesamte Funktion der Karte 10 unterbrochen, so daß der Verbrauch von Energie, die von der Batterie 14 geliefert wird, so lange ausgesetzt wird, bis das interne Taktsignal wieder erzeugt wird.

Auf diese Weise wird nach den Produkttests der Verbrauch von elektrischer Energie, die von der Batterie 14 geliefert wird, so lange unterbrochen, bis der Versand oder die Auslieferung erfolgen. Somit ist es möglich, jeglichen Verbrauch von Energie, die von der Batterie 14 geliefert wird, zu vermeiden; damit wird die nutzbare Periode der Karte ohne Anschlußkontakte vergrößert bzw. verlängert, wenn diese auf den Markt bzw. in Verkehr gebracht worden ist.

Die Erzeugung des internen Taktsignals kann unmittelbar vor dem Versand der Karte 10 wieder gestartet werden, so daß die Karte versandt wird, während sie in einem betriebsfähigen Zustand ist. Alternativ dazu kann die Karte 10 ohne Anschlußkontakte auch versandt werden, während die Erzeugung des internen Taktsignals unterbrochen ist, und die Erzeugung des internen Taktsignals kann von dem Benutzer unmittelbar vor dem Beginn der Benutzung wieder gestartet werden.

Während des Betriebes sendet und empfängt die Karte 10 Daten zu bzw. von einer externen Vorrichtung in ähnlicher Weise wie eine herkömmliche Karte, die in Fig. 6 dargestellt ist. Das bedeutet, wenn ein Signal aufzunehmen ist, das in Form einer elektromagnetischen Welle vorliegt, wird es von der nicht dargestellten externen Vorrichtung mit der Antenne 17 empfangen, und das Eingangssignal wird von der Modulations/Demodulationsschaltung 16 digitalisiert. Anschließend wird das Signal über die Eingabe/Ausgabe-Steuerschaltung 15 in die CPU 11 eingegeben.

Die CPU 11 verarbeitet das Eingangssignal in Abhängigkeit von den in dem ROM 12 gespeicherten Programmen und speichert Daten, falls erforderlich, in dem RAM 13 ab. Daten, die auf Anfrage einer externen Vorrichtung auszugeben bzw. auszusenden sind, wie z. B. die Resultate der Verarbeitung, werden über die Eingabe/Ausgabe-Steuerschaltung 15 an die Modulations/Demodulations-Schaltung 16 gegeben, in welcher die Daten in analoge Äquivalente umgewandelt werden. Dann werden die Daten als elektromagnetische Wellen von der Antenne 17 zu der externen Vorrichtung ausgesendet.

Ein Taktunterbrechungssignal wird den AND-Gliedern 22 und 32 gemäß Fig. 2 beispielsweise in der nachstehend beschriebenen Weise zugeführt. Wie in Fig. 3 dargestellt, ist eine Außenabdeckung einer eingeschlossenen oder eingesiegelten Karte 14 mit einem Paar von

Einstecklöchern 41a und 41b ausgebildet. Ein Paar von Schenkelteilen 42a und 42b eines leitenden Teiles 42 werden in die jeweiligen Einstecklöcher 41a und 41b eingesteckt. Das eine Einsteckloch 41a ist in einer Position vorgesehen, die einem der jeweiligen Eingangsanschlüsse von dem ersten und dem dritten AND-Glied 22 und 32 gemäß Fig. 2 entspricht, und das andere Einsteckloch 41b ist in einer Position ausgebildet, die einer nicht dargestellten Masseleitung entspricht.

Wenn die Schenkelteile 42a und 42b des leitenden Teiles 42 eingesteckt sind, so daß sie mit den Eingangsanschlüssen der AND-Glieder 22 und 32 bzw. der Masseleitung verbunden sind, wird ein Taktunterbrechungssignal mit niedrigem Pegel "L" über das leitende Teil 42 an die AND-Glieder 22 und 32 angelegt.

Auf diese Weise kann die Erzeugung des internen Taktsignals leicht gesteuert werden, auch wenn die Karte 14 eingeschlossen oder eingesiegelt ist. Das bedeutet, nach den Produkttests wird das leitende Teil 42 auf der Karte 40 angebracht, und danach wird das leitende Teil 42 unmittelbar vor dem Versand oder der Benutzung der Karte 40 von der Karte 40 entfernt.

Alternativ dazu kann ein Taktunterbrechungssignal dadurch eingegeben werden, daß man, wie in Fig. 4 dargestellt, Einstecklöcher 51a und 51b in einem seitlichen Bereich einer Karte 50 vorsieht und in diese Schenkelbereiche 52a und 52b eines leitenden Teiles 52 einsteckt.

Bei einer weiteren alternativen Ausführungsform kann ein Substrat 60, auf welchem die oben beschriebenen Schaltungen und Komponenten montiert sind, einen in einem Bereich davon ausgebildeten Anschluß 61 aufweisen, wobei dieser Anschluß 61 mit einem der jeweiligen Eingangsanschlüsse von den ersten und dritten AND-Gliedern 22 und 32 gemäß Fig. 2 verbunden ist. Wenn ein geerdetes oder an Masse liegendes Kontaktteil, das in der Zeichnung nicht dargestellt ist, wie z. B. ein Masseclip oder dergleichen mit dem Anschluß 61 in Kontakt gebracht wird, wird dieser Anschluß 61 auf Massepegel gebracht.

Patentansprüche

1. Karte ohne Anschlußkontakte, gekennzeichnet durch

- Datenübertragungs- und Datenempfangseinrichtungen (16) zum Empfangen und Aus-senden von Daten ohne Verwendung von Anschlußkontakten,
- eine Datenverarbeitungseinrichtung (11) zum Verarbeiten von Daten, welche an die Datenübertragungs- und Datenempfangseinrichtungen (16, 17) angeschlossen ist,
- eine Takterzeugungseinrichtung (19) zum Erzeugen eines Taktsignals und zum Anlegen des Taktsignals an die Datenverarbeitungseinrichtung (11),
- eine Batterie (14) zur Lieferung von elektrischer Energie für die Datenübertragungs- und Datenempfangseinrichtungen (16, 17), die Datenverarbeitungseinrichtung (11) und die Takterzeugungseinrichtung (19), und
- eine Taktunterbrechungseinrichtung (20) zum Unterbrechen der Erzeugung des Taktsignals durch die Takterzeugungseinrichtung (19), wenn ein Taktunterbrechungssignal von der Außenseite der Karte (10) eingegeben wird.

2. Karte nach Anspruch 1, dadurch gekennzeichnet,

daß die Takterzeugungseinrichtung (19) eine Resonanzschaltung (22, 23, 33; 34) mit einem Resonator (33) aufweist, und daß die Taktunterbrechungseinrichtung (20) eine logische Schaltung (22, 23) aufweist, die in die Resonanzschaltung (22, 23, 33; 34) eingebaut ist und die beim Anlegen eines Taktunterbrechungssignals einen geschlossenen (Ruhe-)Zustand annimmt.

3. Karte nach Anspruch 1 oder 2, dadurch gekennzeichnet, daß die Taktunterbrechungseinrichtung (20) ein leitendes Teil (42, 52) aufweist, das an der Karte (40, 50) frei anbringbar und von dieser lösbar ist und dazu dient, das Taktunterbrechungssignal an die logische Schaltung (22, 23) anzulegen.

4. Karte nach Anspruch 3, dadurch gekennzeichnet, daß das leitende Teil (42, 52) nur dann, wenn es an der Karte (40, 50) angebracht ist, den einen Anschluß der logischen Schaltung (22, 23) mit einer Masseleitung der Karte verbindet.

5. Karte nach Anspruch 4, dadurch gekennzeichnet, daß das leitende Teil (42, 52) ein erstes Schenkelteil (42a, 52a), das an den Eingang der logischen Schaltung (22, 23) anschließbar ist, und ein zweites Schenkelteil (42b, 52b) aufweist, das an die Masseleitung der Karte anschließbar ist.

6. Karte nach Anspruch 5, dadurch gekennzeichnet, daß eine äußere Hülle vorgesehen ist, welche die genannten Einrichtungen umschließt, wobei die äußere Hülle ein Paar von Einstecklöchern (41a, 41b; 51a, 51b) aufweist, durch welche die ersten und zweiten Schenkelteile (42a, 52a; 42b, 52b) des leitenden Teiles (42, 52) einsteckbar sind.

7. Karte nach Anspruch 6, dadurch gekennzeichnet, daß die Einstecklöcher (41a, 41b) in einer oberen Oberfläche einer kartenförmigen äußeren Hülle ausgebildet sind.

8. Karte nach Anspruch 6, dadurch gekennzeichnet, daß die Einstecklöcher (51a, 51b) in einem seitlichen Bereich der kartenförmigen äußeren Hülle ausgebildet sind.

9. Karte nach einem der Ansprüche 1 oder 2, gekennzeichnet durch ein Substrat (60), auf welchem die Einrichtungen montiert sind, und einen Kontaktanschluß (61), der in einem Bereich des Substrats (60) ausgebildet und mit einem Eingang der logischen Schaltung (22, 23) verbunden ist, wobei dann, wenn der Kontaktanschluß (61) mit Masse verbunden wird, das Taktunterbrechungssignal an die logische Schaltung (22, 23) angelegt wird.

Hierzu 5 Seite(n) Zeichnungen

— Leerseite —

THIS PAGE BLANK (USPTO)

FIG. 1

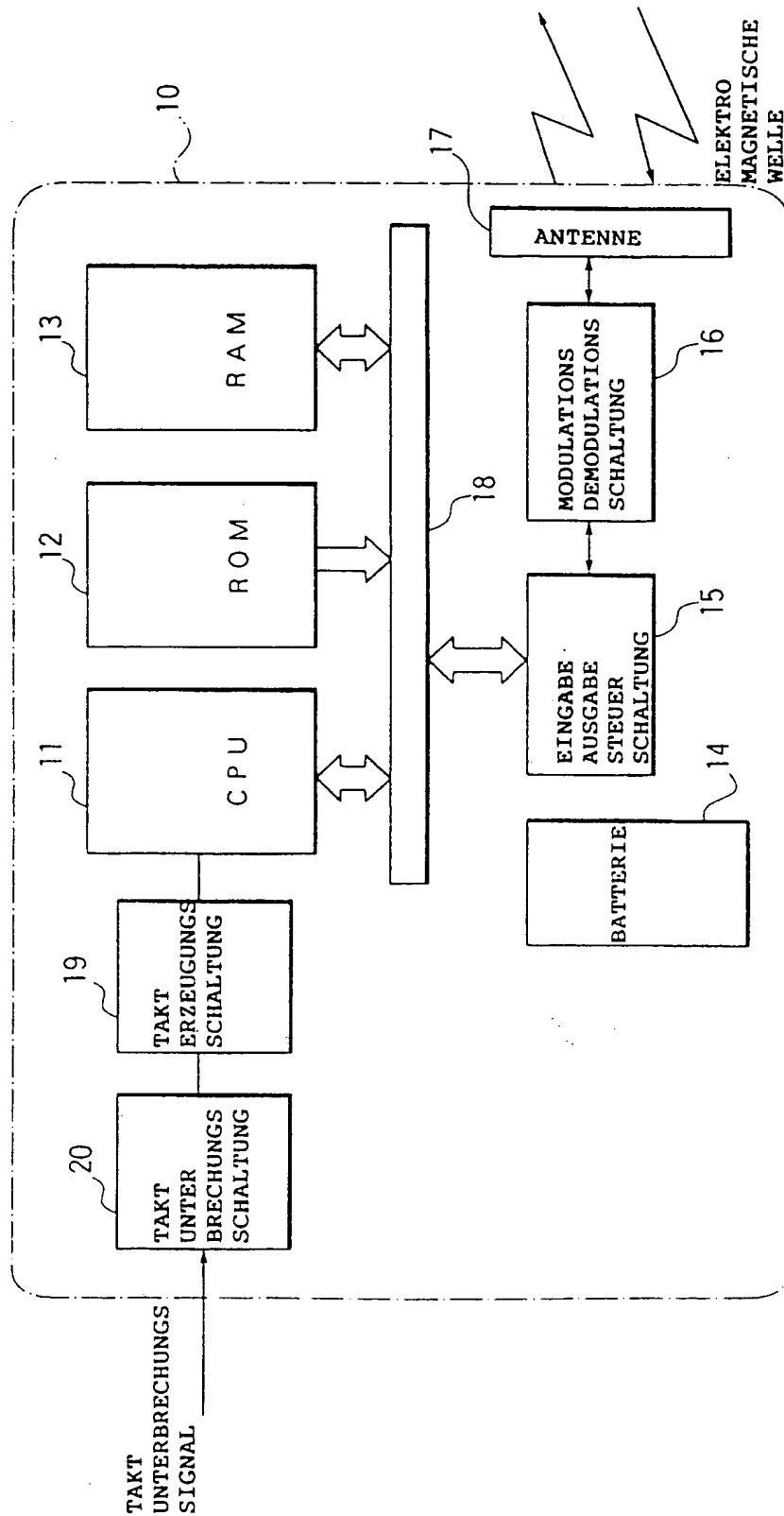


FIG. 2

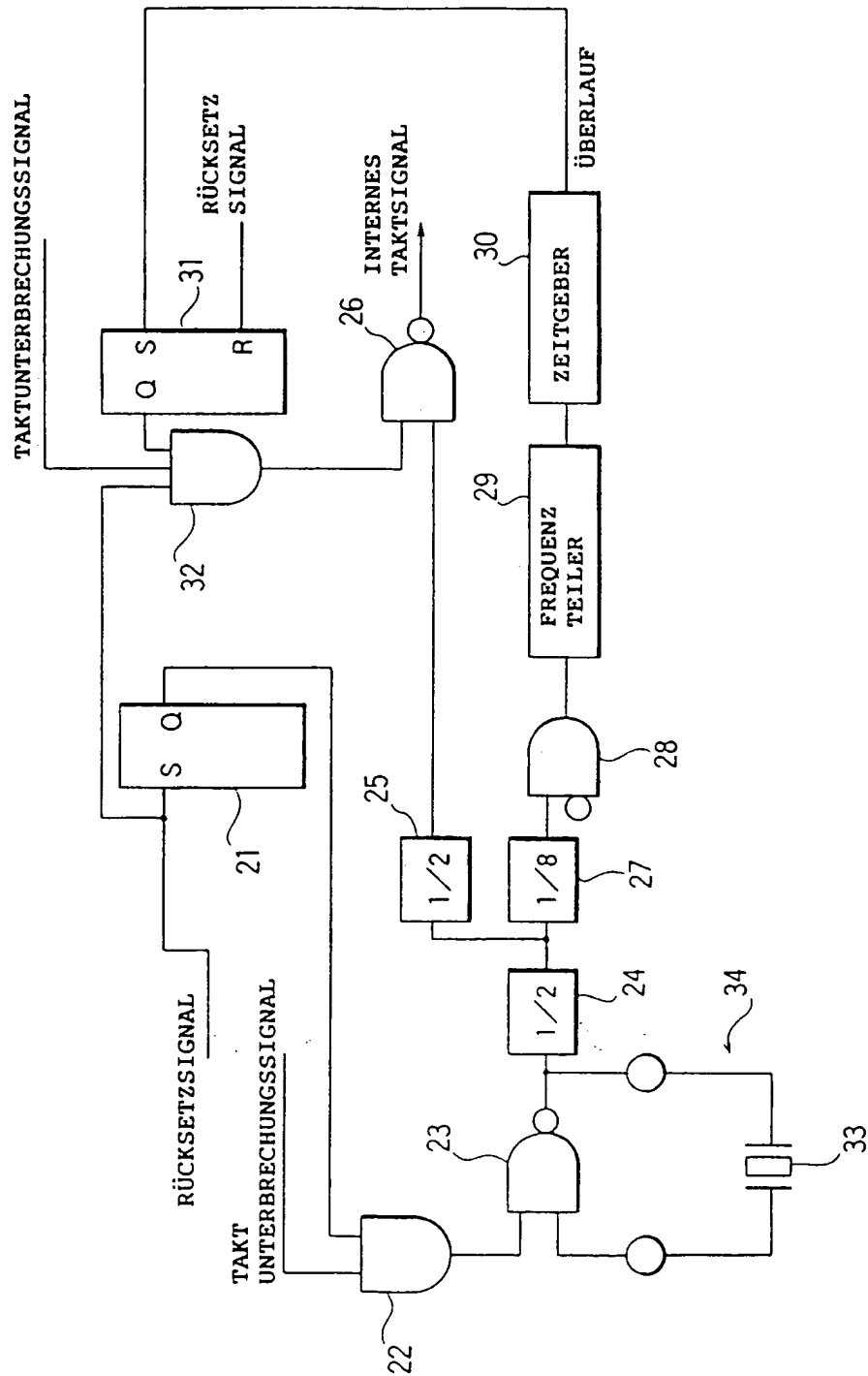


FIG. 3

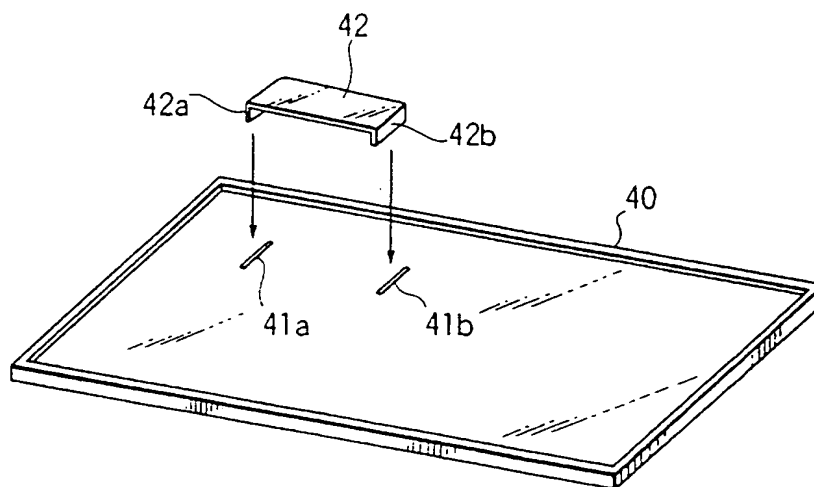


FIG. 4

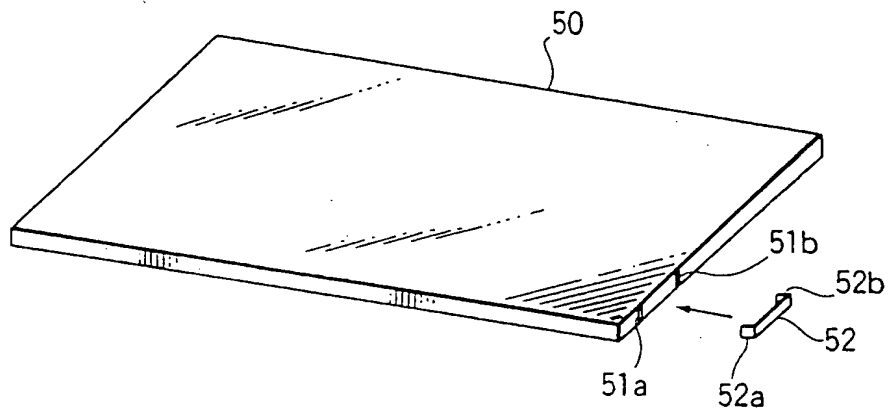


FIG. 5

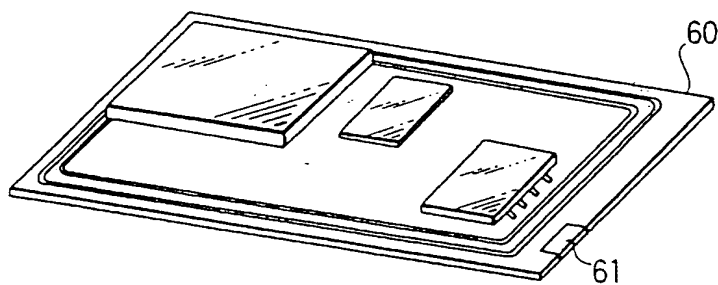
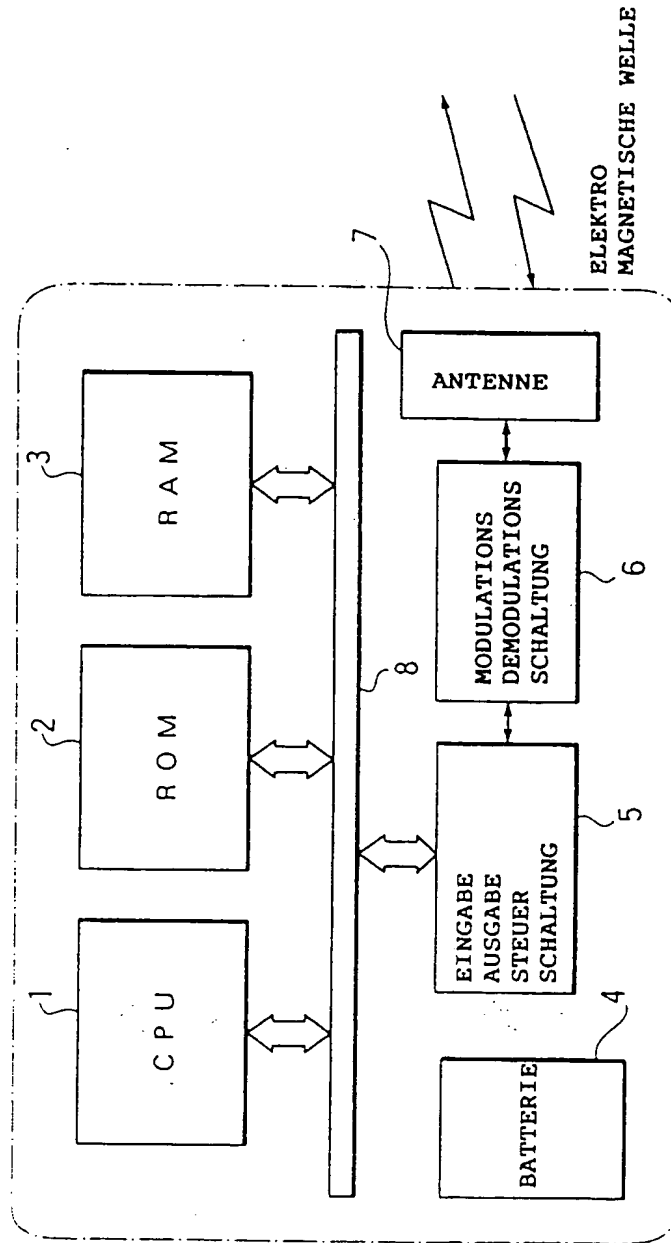


FIG. 6



**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☒ ~~FADED~~ TEXT OR DRAWING
- ☒ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☐ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.